复相关法测频的硬件实现

徐世军，许伟杰
(中国科学院声学研究所东海研究站，上海 200032)

摘要：复相关算法适用于多普勒频移的测量，通过选用 FPGA 作为硬件实现平台，可以满足实际的多普勒测频工作。根据复相关算法测频原理和硬件平台的实际特点，分别对反正切、低通滤波器和正交变换进行了优化, 降低了硬件的消耗。高效的反正切函数算法通过预先存入值省去了每次反正切函数的运算，优化的 FIR 滤波器和正交变换器进一步节约了查找表(LUT)资源。通过仿真实验，结合数据的质量保证和控制算法，结果验证了硬件平台的可行性。

关键词：多普勒频移；复相关；反正切；正交变换
中图分类号：TB556 **文献标识码**：A **文章编号**：1000-3630(2009)-02-0180-04
DOI 编码：10.3969/j.issn1000-3630.2009.02.019

A hardware efficient implementation of frequency estimation based on complex correlation method

XU Shi-jun, XU Wei-jie
(*Shanghai Acoustic Laboratory*, *Institute of Acoustics*, *Chinese Academy of Sciences*, *Shanghai* 200032, *China*)

Abstract: Complex correlation method is applicable to the Doppler frequency shift measurements through selecting FPGA as a hardware platform to meet the actual work of the Doppler frequency shift measurement. According to this Complex correlation method and the characteristics of hardware platforms, the arctangent, low pass filter and orthogonal converter have been optimized, so that the consumption of hardware resources is reduced. By use of the stored values in advance, the highly effective arctangent algorithm can omit the arctangent operation each time. Optimized low pass filter and orthogonal converter further save the search table (LUT) resources. The simulation experiment associated with the data quality assurance and the control algorithm verifies the feasibility of the hardware platform.
Key words: Doppler shift; complex correlation; arc tangent; orthogonal transform

1 引 言

在多普勒频移测量中，发射频率与接收频率变化很小，快速傅立叶变换由于其频率分辨力的影响，不适合在低信噪比的情况下测频。基于谱矩理论的复相关法，信噪比影响小，运算量低，更适合硬件的实现。本文介绍了以 FPGA 为硬件平台实现复相关法测频。

2 复相关测频原理

设随机变量 x 的矩为 $E(x^n)=m_n$，随机角频率变量为 ω。对特征函数 $\Phi(x)$ 求导可得 n 阶矩与特征函数的关系：

$$\mathrm{j}^n\cdot m_n=\frac{\mathrm{d}^n\Phi_x(t)}{\mathrm{d}t^n}\Big|_{t=0} \tag{1}$$

同理，得角频率变量 ω 与特征函数 $\Phi(x)$ 的关系：

$$E[\omega]=\frac{1}{\mathrm{j}}\cdot\frac{\mathrm{d}\Phi_\omega(t)}{\mathrm{d}t}\Big|_{t=0} \tag{2}$$

$\Phi_\omega(t)$ 是角频率的特征函数，对其进行傅立叶逆变换得到：

$$\Phi_\omega=\frac{1}{2\pi}\int_{-\infty}^{\infty}\exp(\mathrm{j}\omega t)\mathrm{d}F(\omega) \tag{3}$$

其中 $F(\omega)$ 是角频率变量 ω 的分布函数，可以得到：

$$F(\omega)=\int_{-\infty}^{\omega}\frac{S(\omega)}{R(0)}\mathrm{d}\omega \tag{4}$$

式中，$S(\omega)$ 是角频率变量 ω 的谱密度，$R(t)$为复相关函数，根据 Wiener-Kihnchine 定理：

$$S(\omega)=\int_{-\infty}^{\infty}R(\tau)\exp(-\mathrm{j}\omega\tau)\mathrm{d}\tau \tag{5}$$

得到：

$$\Phi(t)=\frac{R(\tau)}{R(0)} \tag{6}$$

平均角频率为：$\bar{\omega}=E[\omega]$ (7)

由式(2)、式(6)和式(7)可得平均角频率：

收稿日期：2008-08-29；**修回日期**：2008-12-03
作者简介：徐世军(1983-)，男，陕西西安人，硕士研究生，研究方向为信号与信息处理。
通讯作者：徐世军，E-mail: xsj10243388@163.com

$$\bar{\omega}=\frac{1}{\mathrm{j}}\cdot\frac{\frac{\mathrm{d}}{\mathrm{d}\tau}[R(\tau)]\big|_{\tau=0}}{R(0)} \tag{8}$$

$R(\tau)$ 的极坐标形式为：

$$R(\tau)=A(\tau)\exp[\mathrm{j}\cdot 2\pi g(\tau)] \tag{9}$$

其中，$A(\tau)$ 与 $g(\tau)$ 分别是 τ 的偶函数与奇函数。由式(8)和式(9)得到平均频率：

$$\bar{f}=\frac{1}{2\pi\tau}\mathrm{Arg}[R(\tau)] \tag{10}$$

设 $X(n)$ 与 $X(n+1)$ 是信号样本，间隔 τ，则 $R(\tau)$ 的最大似然估计器为：

$$R(\tau)=\frac{1}{N}\sum_{n=1}^{N}X(n+1)X^{*}(n) \tag{11}$$

设 $X(n)=R_n+\mathrm{j}I_n$，由式(10)、(11)得到平均频率：

$$\bar{f}=\frac{1}{2\pi\tau}\tan^{-1}\left[\frac{\sum_{n=1}^{N}S_{In}}{\sum_{n=1}^{N}S_{Rn}}\right] \tag{12}$$

其中：

$$S_{In}=R_nI_{n+1}-I_nR_{n+1}$$

$$S_{Rn}=R_nR_{n+1}+I_nI_{n+1}$$

3　硬件实现

换能器接收到的回波信号通过模数转换变为数字信号，经过选频放大后，信号由正交变换器及低通滤波器生成一个实部 R_n 和一个虚部 I_n，平均角频率就可由 R_n 和 I_n 的自相关函数以及互相关函数求得。

对于单个回波信号，信道是平稳的，由信号的功率谱对称可知，回波的平均频率与其中心频率是无偏的，所以可用复相关法得到信号的中心频率。

设 f_0 为发射频率，复相关检测的结构框图如图 1 所示：

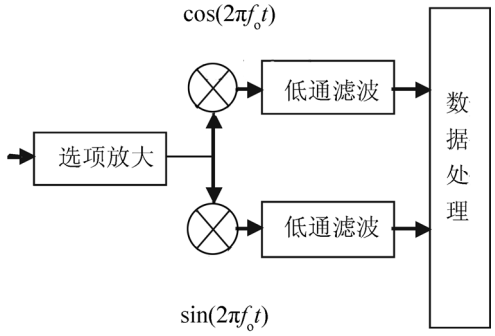

图 1　复相关检测结构图

Fig.1　Schematic diagram of complex correlation processing

FPGA 具有许多与 ASIC 相同的特点，其线路中的可编程特性使得设计成本进一步降低，开发时间也大大缩短。FPGA 正越来越多地替代 ASIC 和 DSP 用于前端数字信号处理的运算。

我们的算法硬件实现平台也是选用 FPGA。为提高硬件实现的效率，分别对反正切函数、低通滤波器和正交变换器进行了优化。

3.1　反正切函数的优化

由式(12)可知，硬件实现测频必须计算反正切函数($\tan^{-1}$)，实时的反正切函数计算会大量占用 FPGA 的查找表(LUT)资源，而且随着测频精度的增加，所需查找表的数量会更加庞大，每次的运算时间也难以估计，这就降低了硬件实现的效率。

针对特定用途，例如多普勒计程仪，高效的反正切函数算法解决了这个问题。具体算法如下。

首先选择参数 k，使：

$$2^k\left(\sum_n S_{In}\right)=\left(\sum_n S_{Rn}\right) \tag{13}$$

由式(12)可得：

$$\bar{f}=\frac{1}{2\pi\tau}\tan^{-1}\left[\frac{1}{2^k}\right] \tag{14}$$

在 FPGA 中预先存入 $\tan^{-1}(1/2^k)$ 的值，通过查找对应的 $1/2^k$，可以快速地计算平均频率，省去了每次反正切函数的运算时间，k 值的大小确定了运算精度。

3.2　低通滤波器的优化

滤波器的优劣对测频精度的影响很大，这就要求数字滤波器的阶数较高，这里采用 64 阶的 FIR 滤波器。

传统数字滤波器设计过多地占用 FPGA 的查找表资源(LUT)。

例如，一个四阶 FIR 滤波器，如图 2 所示可以

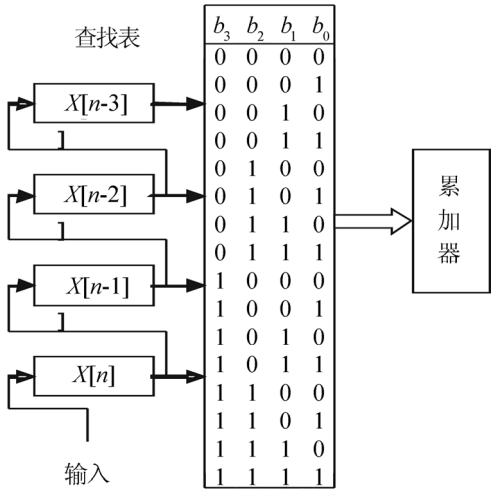

图 2　4 阶 FIR 滤波器

Fig.2　4-tap FIR filter

看出，4 阶 FIR 滤波器需要占用2^4个查找表(LUT)资源，而 64 阶 FIR 滤波器则需要占用2^{64}个查找表(LUT)资源，硬件资源耗费相当严重。

所以必须对滤波器进行优化，优化后的四阶 FIR 滤波器，如图 3 所示。

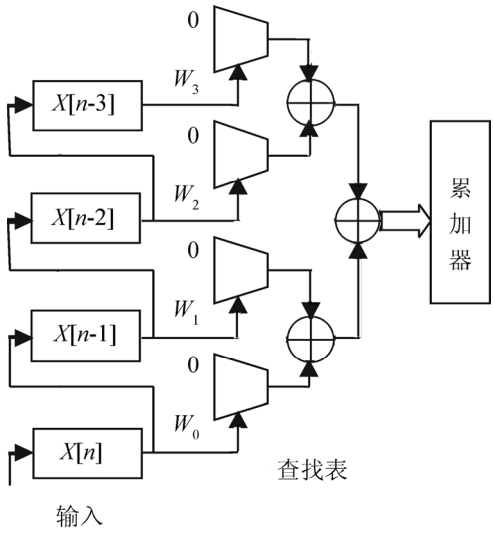

图 3 高效的分布式 4 阶 FIR 滤波器

Fig.3 Efficient DA architecture for 4-tap FIR filter

4 阶 FIR 滤波器只占用 4 个查找表(LUT)资源，64 阶 FIR 滤波器则占用 64 个查找表(LUT)资源。

相比传统 FIR 滤波器，优化的 FIR 滤波器进一步节约了查找表(LUT)资源。

3.3 正交变换器

正交变换器所需的两组信号 $\sin(2\pi f_0 t)$ 和 $\cos(2\pi f_0 t)$ 可以预先存入 FPGA，其中 f_0 为发射频率。先将正弦信号各个点的幅值存入 FPGA，余弦信号就是在 ROM 中频移 $\pi/2$ 的数据。$\cos(2\pi f_0 t)$ 和 $\sin(2\pi f_0 t)$ 分别与输入信号经乘法器相乘得到信号的实部和虚部。

4 仿 真

在多普勒频移的测量中，发射频率与接收频率变化很小，所以模拟回波信号频率选定在 14500Hz~15400Hz 范围内(假设发射信号频率为 15000Hz)，噪声为零均值的高斯白噪声，采样频率是 100kHz，信噪比为 30dB。

通过式(14)算出频率在 14500Hz~15400Hz 之间所对应的反正切值，并存入 FPGA。

下面以回波信号频率 15200Hz 为例，图 4 是经过选频放大后的输入信号图像。

由正交变换器生成信号的实部和虚部，再通过低通滤波器滤波，得到信号分别如图 5 和图 6 所示。

由信号实部和虚部的自相关函数以及互相关函数，计算出$1/2^k$的值。通过 FPGA 的查找表(LUT)找到对应的反正切函数的值，就可以得到测量频率，

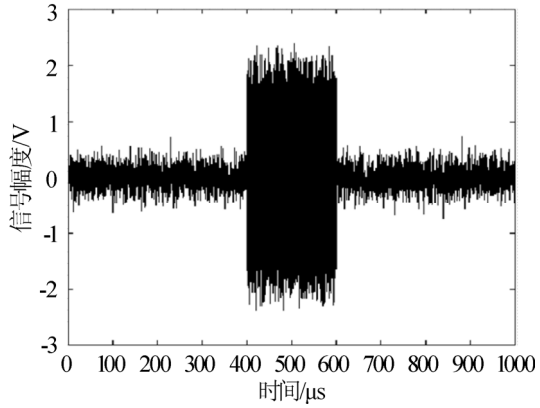

图 4 输入信号

Fig.4 Input signal

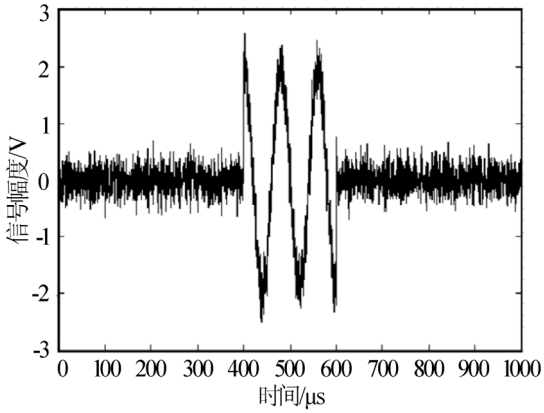

图 5 实部信号

Fig.5 Real part signal

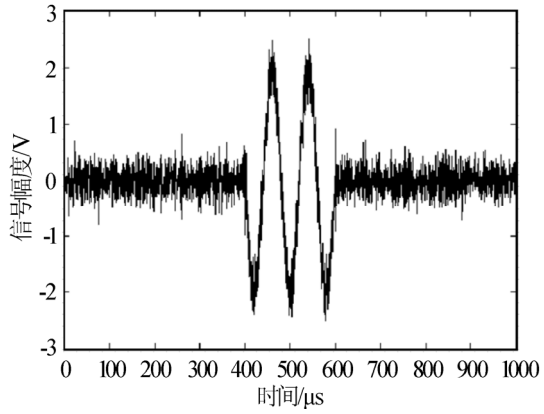

图 6 虚部信号

Fig.6 Imaginary part signal

表 1 测频结果统计

Table 1 Statistics of testing results

Δf/Hz	相对测频误差/‰	Δf/Hz	相对测频误差/‰
350	0.311	-100	0.344
300	0.242	-150	0.421
250	0.201	-200	0.463
200	0.137	-250	0.501
150	0.058	-300	0.544

设定 k 为 6，τ 为 2。测频结果统计见表 1，表中 Δf 为发射频率与接收频率的差值。由表 1 可以看出，用 FPGA 硬件实现复相关法，测频结果良好，当回波频率在发射信号频率附近时，测频误差较小；当回波频率远离发射信号频率时，测频误差较大。另外，增加采样率和细化查找表(LUT)中的反正切值，也可以进一步提高精度。

5　结束语

本文介绍了复相关法测频的硬件实现，通过分析复相关法测频原理，结合实际硬件，分别对反正切函数、低通滤波器和正交变换器进行了优化，提高了硬件的实现效率，降低了资源的消耗。实验结果表明，基于 FPGA 的复相关法测频，结合数据的质量保证和控制算法，可以应用在实际的多普勒测频工作中。

参　考　文　献

[1] 竺春, 向大威. 利用复相关法估计信号的平均频率[J]. 声学技术, 2003, **22**(3): 182-186.
ZHU Chun, XIANG Dawei. Average frequency estimation by using complex correlation method[J]. Technical Acoustics, 2003, **22**(3): 182-186.

[2] Samam S. Abeysekera. Hardware efficient frequency estimation and tracking using signal autocorrelations[A]. IEEE ICICS[C]. 2007: 1-5.

[3] Heejong Yoo, David V.Anderson. Hardware-efficient distributed arithmetic architecture for high-order digital filters[A]. IEEE ICASSP[C]. 2005, **5**: 125-128.